

Introduction to VHDL

Course Outline (1-day)

Time	Topics
09:30-10:30	Introduction to FPGA/CPLD, WebPACK 8.1i-10.1i, Introduction to VHDL, สาธิตการทดลอง
10.30-10.45	พัก
10:45-12:00	Object, Type, Operator & Attribute, สาธิตการทดลอง
12:20-13:00	พักกลางวัน
13:00-14:30	Concurrent statement, Sequential statement, สาธิตการทดลอง
14:30-14:45	พัก
14:45-15:45	VHDL Coding, Testbench & Simulation, สาธิตการทดลอง
สาธิตการทดลอง	
ค่าอบรม/สัมมนา กรุณาติดต่อบริษัท เอเพก อินสตรูเมนต์ จำกัด	
วันสัมมนา กรุณาติดต่อบริษัท เอเพก อินสตรูเมนต์ จำกัด	
สถานที่สัมมนา ทั้งในและนอกสถานที่	
บริษัท เอเพก อินสตรูเมนต์ จำกัด 77/9 ซอยลาดพร้าว 1 ถนนลาดพร้าว แขวงจอมพล เขตจตุจักร กรุงเทพมหานคร 10900 โทร :0-2939-2084 หรือ 081-833-7279 http://www.ailogictechnology.com	
โปรดรักษาสีทึบของท่านด้วยการมาตรงเวลา	